

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000201300 A

(43) Date of publication of application: 18.07.00

(51) Int. Cl.

H04N 5/335  
H01L 27/146

(21) Application number: 11311057

(22) Date of filing: 01.11.99

(30) Priority: 02.11.98 JP 10312281

(71) Applicant: CANON INC

(72) Inventor: KOIZUMI TORU  
KOUCHI TETSUNOBU  
SUGAWA SHIGETOSHI

(54) SOLID-STATE IMAGE PICKUP DEVICE, IMAGE INPUT DEVICE AND RESET METHOD FOR SOLID-STATE IMAGE PICKUP DEVICE

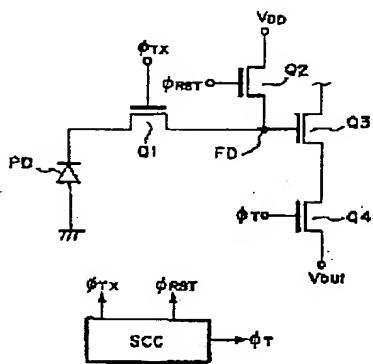
so that all the remaining electric charges are removed.

COPYRIGHT: (C)2000,JPO

(57) Abstract:

**PROBLEM TO BE SOLVED:** To obtain a device that excellently performs photoelectric conversion by inputting a pulse signal, which turns on a reset switch which applies a reset voltage to an input terminal and turns on a transferring switch transferring electric charges to the input terminal, to the reset switch and the transferring switch.

**SOLUTION:** A high level signal is applied to the gate of a transfer switch Q1, which is turned on. Light signal electric charges which is accumulated at a photoelectric conversion part PD are read out to a diffusion area FD through the transfer switch Q1. Then, a low level signal is applied to the gate of the transferring switch Q1 is turned off. Here, a high level signal is applied to a reset switch Q2, which is turned on to reset the diffusion area FD. Moreover, the transferring switch Q1 is turned on and the photoelectric conversion PD is reset. The potential energy of the diffusion area FD is lower than that of the photoelectric conversion part PD.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-201300

(P2000-201300A)

(43)公開日 平成12年7月18日 (2000.7.18)

(51)Int.Cl'

H04N 5/335  
H01L 27/146

識別記号

F I

H04N 5/335  
H01L 27/14

テーマコード(参考)

E  
A

審査請求 未請求 請求項の数32 OL (全 13 頁)

(21)出願番号 特願平11-311057

(22)出願日 平成11年11月1日 (1999.11.1)

(31)優先権主張番号 特願平10-312281

(32)優先日 平成10年11月2日 (1998.11.2)

(33)優先権主張国 日本 (JP)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 小泉 徹

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(72)発明者 光地 哲伸

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(72)発明者 須川 成利

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(74)代理人 100065385

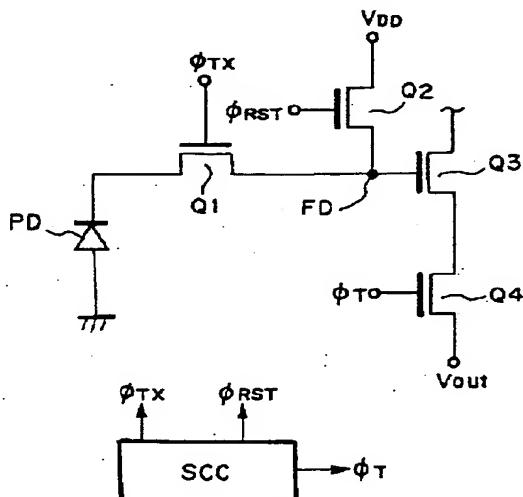
弁理士 山下 稔平

(54)【発明の名称】 固体撮像装置、画像入力装置及び固体撮像装置のリセット方法

(57)【要約】

【課題】 製造バラツキの許容範囲を広げ、歩留まりを向上させる。

【解決手段】 光電変換部PDと、増幅部の入力端子FDと、光電変換部から入力端子に電荷を転送するための転送スイッチQ1と、入力端子FDにリセット電圧を印加する為のリセットスイッチQ2と、を有し、リセットスイッチQ2をオンにするとともに転送スイッチQ1をオンする為のパルス信号を、リセットスイッチQ1及び転送スイッチQ2に入力する。



## 【特許請求の範囲】

【請求項 1】 光電変換部と、増幅部の入力端子と、該光電変換部から該入力端子に電荷を転送するための転送スイッチと、該入力端子にリセット電圧を印加する為のリセットスイッチと、を有し、前記リセットスイッチをオンにするとともに該転送スイッチをオンする為のパルス信号を、該リセットスイッチ及び該転送スイッチに入力することを特徴とする固体撮像装置。

【請求項 2】 請求項 1 に記載の固体撮像装置において、前記光電変換部の半導体領域を殆んど空乏化させるに充分な逆バイアス電圧を空乏化電圧としたときに、前記リセットスイッチを介して前記入力端子に印加される電圧が、前記空乏化電圧より、大きく設定されている固体撮像装置。

【請求項 3】 請求項 1 に記載の固体撮像装置において、前記光電変換部は埋込ホトダイオードである固体撮像装置。

【請求項 4】 請求項 1 に記載の固体撮像装置において、前記転送スイッチは、前記光電変換部に蓄積された電荷を空乏化転送するスイッチである固体撮像装置。

【請求項 5】 請求項 1 に記載の固体撮像装置において、前記転送スイッチは、前記光電変換部に蓄積された電荷の一部を残して残りを転送するスイッチである固体撮像装置。

【請求項 6】 請求項 1 に記載の固体撮像装置において、前記転送スイッチ及び前記リセットスイッチがオン状態のとき、前記光電変換部のボテンシャルエネルギーより前記入力端子のボテンシャルエネルギーが低くなるようにリセット電圧が定められている固体撮像装置。

【請求項 7】 請求項 1 に記載の固体撮像装置において、前記転送スイッチは、蓄積期間中、半開状態として余剰電荷を前記入力端子に流し出す固体撮像装置。

【請求項 8】 請求項 1 に記載の固体撮像装置において、前記転送スイッチ及び前記リセットスイッチが共にオンになるリセットは、光電変換装置の行毎に行われる固体撮像装置。

【請求項 9】 請求項 1 に記載の固体撮像装置において、前記転送スイッチ及び前記リセットスイッチが共にオンになるリセットは、全行同時に行われる固体撮像装置。

【請求項 10】 請求項 1 に記載の固体撮像装置において、前記光電変換部に入射する光量に応じて、前記転送スイッチ及び前記リセットスイッチが共にオンになるリセットの発生タイミングを異ならしめる固体撮像装置。

【請求項 11】 請求項 1 に記載の固体撮像装置において、前記光電変換部と、前記増幅部の入力端子と、前記転送スイッチとは同一半導体基板上に設けられている固体撮像装置。

【請求項 12】 請求項 1 に記載の固体撮像装置において、前記転送スイッチは、蓄積期間中、半開状態とし

て、前記入力端子は、拡散領域である固体撮像装置。【請求項 13】 請求項 1 に記載の固体撮像装置において、前記光電変換部は、半導体基板内の第 1 導電型の第 1 半導体領域と、該第 1 半導体領域内の第 2 導電型の第 2 半導体領域と、該第 2 半導体領域と該半導体基板の主表面に形成された絶縁膜との間の第 1 導電型の第 3 半導体領域と、からなるホトダイオードである固体撮像装置。

【請求項 14】 請求項 1 に記載の固体撮像装置と、該固体撮像装置の露光時間を定める為のメカニカルシャッターと、を具備する画像入力装置。

【請求項 15】 請求項 14 に記載の画像入力装置において、前記固体撮像装置のリセット動作と前記メカニカルシャッターの開閉動作により光電荷の蓄積時間を定める画像入力装置。

【請求項 16】 請求項 1 に記載の固体撮像装置のリセット方法において、電荷の蓄積前に、前記リセットスイッチをオンにするとともに該転送スイッチをオンして、前記光電変換部の電荷を除去することを特徴とするリセット方法。

【請求項 17】 光電変換部と、増幅部の入力端子と、該光電変換部から該入力端子に電荷を転送するための転送スイッチと、該入力端子にリセット電圧を印加する為のリセットスイッチと、を有し、前記リセットスイッチをオンにするとともに該転送スイッチをオンする為のパルス信号を発生させる回路を有することを特徴とする固体撮像装置。

【請求項 18】 請求項 17 に記載の固体撮像装置において、前記光電変換部の半導体領域を殆んど空乏化させるに充分な逆バイアス電圧を空乏化電圧としたときに、前記リセットスイッチを介して前記入力端子に印加される電圧が、前記空乏化電圧より、大きく設定されている固体撮像装置。

【請求項 19】 請求項 17 に記載の固体撮像装置において、前記光電変換部は埋込ホトダイオードである固体撮像装置。

【請求項 20】 請求項 17 に記載の固体撮像装置において、前記転送スイッチは、前記光電変換部に蓄積された電荷を空乏化転送するスイッチである固体撮像装置。

【請求項 21】 請求項 17 に記載の固体撮像装置において、前記転送スイッチは、前記光電変換部に蓄積された電荷の一部を残して残りを転送するスイッチである固体撮像装置。

【請求項 22】 請求項 17 に記載の固体撮像装置において、前記転送スイッチ及び前記リセットスイッチがオン状態の時、前記光電変換部のボテンシャルエネルギーより前記入力端子のボテンシャルエネルギーが低くなるようにリセット電圧が定められている固体撮像装置。

【請求項 23】 請求項 17 に記載の固体撮像装置において、前記転送スイッチは、蓄積期間中、半開状態とし

て余剰電荷を前記入力端子に流し出す固体撮像装置。

【請求項24】 請求項17に記載の固体撮像装置において、前記転送スイッチ及び前記リセットスイッチが共にオンになるリセットは、光電変換装置の行毎に行われる固体撮像装置。

【請求項25】 請求項17に記載の固体撮像装置において、前記転送スイッチ及び前記リセットスイッチが共にオンになるリセットは、全行同時に行われる固体撮像装置。

【請求項26】 請求項17に記載の固体撮像装置において、前記光電変換部に入射する光量に応じて、前記転送スイッチ及び前記リセットスイッチが共にオンになるリセットの発生タイミングを異ならしめる固体撮像装置。

【請求項27】 請求項17に記載の固体撮像装置において、前記光電変換部と、前記増幅部の入力端子と、前記転送スイッチとは同一半導体基板上に設けられている固体撮像装置。

【請求項28】 請求項17に記載の固体撮像装置において、前記入力端子は、拡散領域である固体撮像装置。

【請求項29】 請求項17に記載の固体撮像装置において、前記光電変換部は、半導体基板内の第1導電型の第1半導体領域と、該第1半導体領域内の第2導電型の第2半導体領域と、該第2半導体領域と該半導体基板の主表面に形成された絶縁膜との間の第1導電型の第3半導体領域と、からなるホトダイオードである固体撮像装置。

【請求項30】 請求項17に記載の固体撮像装置と、該固体撮像装置の露光時間を定める為のメカニカルシャッターと、を具備する画像入力装置。

【請求項31】 請求項30に記載の画像入力装置において、前記固体撮像装置のリセット動作と前記メカニカルシャッターの開閉動作により光電荷の蓄積時間を定める画像入力装置。

【請求項32】 請求項17に記載の固体撮像装置のリセット方法において、電荷の蓄積前に、前記リセットスイッチをオンするとともに該転送スイッチをオンして、前記光電変換部の電荷を除去することを特徴とするリセット方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、デジタルカメラ、ビデオカメラ、イメージスキャナー或いはAFセンサ等の画像入力装置に用いられる固体撮像装置及びそのリセット方法に関する。

【0002】

【従来の技術】 固体撮像装置の代表例は、CCDイメージセンサと、非CCDイメージセンサであり、前者はホトダイオードからなる光電変換部とCCDシフトレジスタを有しており、後者はホトダイオード又はホトトラン

ジスタからなる光電変換部とMOSトランジスタからなる走査回路を有している。

【0003】 非CCDイメージセンサのうちには、ホトダイオードおよびMOSトランジスタからなるAPS(Active Pixel Sensor)と呼ばれるものがある。

【0004】 APSは、1画素毎にホトダイオード、MOSスイッチ、ホトダイオードからの信号を増幅するための増幅回路などを含み、「XYアドレッシング」や、「センサと信号処理回路の1チップ化」などが可能といった多くのメリットを有している。その一方で1画素内の素子数が多いことから、光学系の大きさを決定するチップサイズの縮小化が比較的困難であるため、いまだ固体撮像装置の市場の大部分をCCDイメージセンサが占めている。

【0005】 しかし、近年、MOSトランジスタの微細化技術の向上と「センサと信号処理回路の1チップ化」や「低消費電力化」などの要求の高まりから、APSがCMOSセンサ等とも呼ばれ、注目を集めている。

【0006】 図23は従来のAPSの画素部の構造とその動作を説明する為の模式図である。

【0007】 図23において、光電変換部PDは、CCD等で用いられているものと同じ埋め込み型のホトダイオードである。埋め込み型のホトダイオードは、表面に不純物濃度が高いp+層を設けることで、SiO<sub>2</sub>面で発生する暗電流を抑制し、また、蓄積部のn層と表面のp+層との間に生じる接合容量によりホトダイオードの飽和電荷量を増やすことができる。

【0008】 動作は以下の通りである。ゲートRSTにオンパルスを入力して拡散領域FDを基準電圧にリセットする。その後ゲートRSTにオフパルスを入力し、拡散領域を浮遊状態として蓄積を開始する。所定時間経過後、ゲートTXにオンパルスを入力し、光電変換部PDで蓄積した光信号電荷をMOSトランジスタからなる転送部TXを介し増幅部の入力端子である浮遊拡散領域FDに読み出す。この浮遊拡散領域FDの容量C<sub>FD</sub>により信号電荷Q<sub>sig</sub>をQ<sub>sig</sub> / C<sub>FD</sub>に電圧変換し、浮遊拡散領域FDを入力端子とするソースフォロワ回路を通して信号を読み出す。

【0009】 埋め込み型のホトダイオードに逆バイアス電圧を印加すると、そのバイアス電圧に応じて表面のp+層との間のPN接合及び基板のP型ウェルPWLとの間のPN接合からそれぞれ空乏層がn層内に上下に延びる。この時、ホトダイオードのn層内の電子数は、両空乏層に挟まれた中性領域の電子数にはば等しく、空乏層幅に比例して減少する。逆バイアス電圧が0Voltの時の前述の中性領域の電子数が飽和電荷量Q<sub>sat</sub>に相当する。逆バイアスにより、両空乏層が延び、両空乏層が接触し合うと、ホトダイオード内は完全に空乏化して、中性領域はなくなる。

【0010】 この時の逆バイアス電圧を以下、空乏化電

圧 $V_{dp}$ と称する。

【0011】より大きな逆バイアス電圧を印加するとホトダイオードのn層内の電子濃度は、逆バイアスに対し指数関数的に減少する。

【0012】上記APSにおいて、読み出した際に、ホトダイオードのn層内が、空乏化すれば、光によって発生した電荷は、ほぼ完全に浮遊拡散領域FDに転送されて、ホトダイオード内の電子のリセットが達成される。以下、この様にホトダイオードの電荷が完全に転送される転送方式を空乏転送と称する。

【0013】図24では、ホトダイオードの飽和電荷量に対する、飽和電荷を読み出した際の浮遊拡散領域FDの電圧値をX、Yとして示すとともに、飽和電荷量に対する空乏化電圧をZとして示す。

【0014】浮遊拡散領域FDの電圧値 $V_{float}$ は以下の式で与えられる。

$$[0015] V_{float} = V_{res} - Q_{sat}/C_F$$

$V_{res}$ は浮遊拡散領域のリセット電圧、 $Q_{sat}$ はホトダイオードの飽和電荷量、 $C_F$ は浮遊拡散領域の容量である。

【0016】一般的にホトダイオードの飽和電荷は、所望の感度を達成するに必要なある値以上でなければならない。その値が例えば図24中のAであるとする。また、前述の空乏転送を達成するためには、

$$V_{float} > V_{dp}$$

を達成することが求められる。ここで $V_{dp}$ はホトダイオードの空乏化電圧である。その値が図24中のBである。 $V_{float} < V_{dp}$ の場合、ホトダイオードの逆バイアス電圧が浮遊拡散領域の電圧となり、ホトダイオード内には中性領域が存在し、前述の両空乏層に因る容量と、浮遊拡散領域の容量との容量分割で信号電圧が読み出されることになる。それとともに読み出し後でも、ホトダイオード内には、飽和電荷量 $Q_{sat}$ に近い量の電子が存在することになり、残像およびノイズの原因になる。

【0017】以上のとおり、従来のAPSではホトダイオードの飽和電荷量 $Q_{sat}$ が、 $A < Q_{sat} < B$ を満足する、即ち区間Cにあるように設計されていた。

【0018】

【発明が解決しようとする課題】しかしながら、飽和電荷量 $Q_{sat}$ もしくは空乏化電圧 $V_{dp}$ は、製造工程のバラツキの影響を受けやすい。例えば、ホトダイオードのn層を形成する際のイオン打込みのドーズ量が10%変動すると、空乏化電圧は0.4Vを変動してしまう。この結果、製造歩留まりが低くなってしまう。

【0019】本発明の目的は、光電変換部に残る残留電荷を減らし、良好に光電変換を行い得る固体撮像装置とそのリセット方法を提供することにある。

【0020】本発明の別の目的は、所望のリセット動作を行い得る固体撮像装置の製造時のプロセス許容度を上げることにある。

【0021】

【課題を解決するための手段】本発明の固体撮像装置は、光電変換部と、増幅部の入力端子と、該光電変換部から該入力端子に電荷を転送するための転送スイッチと、該入力端子にリセット電圧を印加する為のリセットスイッチと、を有し、前記リセットスイッチをオンになるとともに該転送スイッチをオンする為のパルス信号を、該リセットスイッチ及び該転送スイッチに入力することを特徴とする。

【0022】また本発明の固体撮像装置は、光電変換部と、増幅部の入力端子と、該光電変換部から該入力端子に電荷を転送するための転送スイッチと、該入力端子にリセット電圧を印加する為のリセットスイッチと、を有し、前記リセットスイッチをオンになるとともに該転送スイッチをオンする為のパルス信号を発生させる回路を有することを特徴とする。

【0023】本発明の画像入力装置は、上記本発明の固体撮像装置と、該固体撮像装置の露光時間を定める為のメカニカルシャッターと、を具備するものである。

【0024】本発明の固体撮像装置のリセット方法は、上記本発明の固体撮像装置のリセット方法において、電荷の蓄積前に、前記リセットスイッチをオンするとともに該転送スイッチをオンして、前記光電変換部の電荷を除去することを特徴とする。

【0025】

【発明の実施の形態】(実施形態1) 図1は本発明の一実施の形態による固体撮像装置の一画素の回路図であり、図2はその動作タイミングを示すタイミングチャートである。本形態は、後述する各実施形態にも共通に適用される基本的な構成を含む。

【0026】光電変換部PDは、PN接合又はPIN接合を有するホトダイオード等からなり、その一方の端子は逆バイアスを与えるための基準電位に保持され、他方の端子は転送スイッチQ1に接続されている。図1はカソードが転送スイッチQ1に接続され電子が転送される構成を示している。

【0027】Q2はリセットスイッチであり、一方の端子はリセット用の電圧を与えるための基準電圧源 $V_{ss}$ に接続されている。

【0028】Q3は入力端子としてのゲートに入力された信号に応じて増幅された信号を出力する為の増幅部となるトランジスタである。

【0029】Q4は信号を読み出すべき画素を選択するための選択スイッチである。

【0030】各スイッチのゲートには、制御回路SCCから発生された図2に示すようなパルス信号が入力される。

【0031】図3は、図1に示した回路の一部が作り込まれた半導体チップの断面を模式的に示した図であり、

図4はその各領域のポテンシャルプロファイルを示す模

式図である。TXは転送スイッチのゲート下を、RSTはリセットスイッチのゲート下のポテンシャルエネルギーを示している。

【0032】光電変換部PDにおけるn型半導体層は転送スイッチQ1を構成するMOSトランジスタの一方の主電極と共に通化されており、転送スイッチQ1の他方の主電極は、増幅部の入力端子となっている浮遊拡散領域FDを兼ねている。リセットスイッチQ2は、浮遊拡散領域FDとリセット用の基準電圧が印加される半導体領域VDDとを一対の主電極とするMOSトランジスタからなる。

【0033】浮遊拡散領域FDは、トランジスタQ3のゲートに接続されているが、Q3、Q4の図示は、図3では省略されている。

【0034】この装置の動作は、図2、図4に示すとおり、まず、 $\phi_{ast}$ のようにリセットスイッチQ2のゲートにハイレベルのパルスを入力して、拡散領域FDを基準電圧にリセットする。この時のポテンシャルプロファイルは図4のP1である。

【0035】次に $\phi_{tx}$ のように転送スイッチQ1のゲートにハイレベルのパルスを入力して、光電変換部PDをリセットする。この時、リセットスイッチQ2はオンしたままであるので、ポテンシャルプロファイルはP2のようになり、電荷を拡散領域FDに転送する。

【0036】そして、転送スイッチQ1をオフして、光電変換部PDと拡散領域FDを分離する。光電変換部PDに残留していた電荷は全て拡散領域FDに転送されているので光電変換部PDのn層は完全に空乏化する。

【0037】この転送スイッチQ1のオフによって、光電変換部PDへの光電荷の蓄積が始まる。

【0038】続いて、リセットスイッチQ2をオフする。この時のポテンシャルプロファイルはP3のようになる。

【0039】一定時間電荷の蓄積を行った後、転送スイッチQ1を再びオンして、光電変換部に蓄積された電荷を浮遊拡散領域FDに転送する。この時のポテンシャルプロファイルはP4のようになる。そして、転送スイッチQ1をオフした後、選択スイッチQ4のゲートに選択パルス $\phi_t$ を入力してトランジスタQ3により増幅された信号を読み出す。

【0040】転送スイッチQ1をオフした時のポテンシャルプロファイルをP5に示す。光電変換部PDに残留した電荷RCは、上述したリセット動作を再び行うことで、除去される。

【0041】本実施の形態では、リセット用の基準電圧 $V_{res}$ として空乏化電圧以上の逆バイアス電圧設定し、これをリセットスイッチを介して拡散領域FDに供給した状態で、転送スイッチQ1をオンする。

【0042】こうして、ホトダイオードに空乏化電圧以上の逆バイアスが印加され、ホトダイオード内の残存電

荷を充分に小さくすることができる。

【0043】ホトダイオードの飽和電荷量 $Q_{sat}$ が図5中のBとFの間の値を取った場合、従来の技術では、ホトダイオードに飽和電荷量相当の電荷が蓄積した状態で転送スイッチをオンすると、 $V_{reset} < V_{dp}$ のため、ホトダイオード内には、多くの電荷が存在している。この状態で転送スイッチQ1をオフして、次の蓄積に入り、再び信号電荷を読み出すと、前回読み出しきれなかった電荷が混ざってしまうことになる。

10 【0044】本発明においては、次の蓄積に入る前に、拡散領域FDを、空乏化電圧 $V_{dp}$ 以上の逆バイアスがホトダイオードに印加できるに充分な電位に固定した状態とし、転送スイッチをオンすることで、ホトダイオード内に残った電荷を排出し、ホトダイオード内をリセットする。

【0045】この結果、信号転送の際にホトダイオードの電荷を空乏転送しなくてもよくなり、 $V_{reset} = V_{res} - Q_{sat}/C_{F0} < V_{dp}$

の条件であっても、従来生じていたような残像は生じない。したがって、ホトダイオードの飽和電荷量 $Q_{sat}$ は、 $A < Q_{sat} < F$ を満たせばよいことになる。故に、ホトダイオードの設計又は製造時バラツキの許容量が拡大し、製造歩留まりが向上する。

【0046】因みに、 $V_{reset} > V_{dp}$ となる飽和電荷量 $Q_{sat}$ のマージンを広げる方法として、リセット電圧 $V_{res}$ を大きくすることも考えられる。

【0047】即ち、浮遊拡散領域のリセット電圧 $V_{res}$ の電圧を $V_{res1}$ から $V_{res2}$ に上げ、図5中実線Xから一点鎖線Yの様にすることで、飽和電荷量 $Q_{sat}$ のマージンを区間AEまで広げることができる。しかし、この場合、電源電圧を少なくとも5Voltより高く上げる必要がある。これは消費電力の上昇を招いたりセンサチップ用に別の電源を用意する必要が生じるなど、その他のチップ性能を落とす原因となる。

【0048】本発明では、以下に述べる実施形態を含めて、半導体領域の導電型、電位、電荷の極性、ポテンシャルエネルギーを全て逆にした形態であってもよいことは勿論である。

(実施形態2) 以下、本発明の別の実施の形態について、図6、図7及び図8を用いて更に説明する。

【0049】図6は本発明の固体撮像装置の別の実施形態を示す模式的断面図である。図7は図6の固体撮像装置のポテンシャル図である。また図8は図6の固体撮像装置の動作を示す駆動タイミング図である。図6の固体撮像装置の基本回路構成は図1に示したものと同じである。

【0050】図6において、光電変換部となるホトダイオードは埋め込み型のホトダイオードであり、基板表面上に形成されたP型ウエル101、N型領域105、表面上のp領域104から構成される。既に説明したように、

埋め込み型のホトダイオードは、表面に不純物濃度の高いp層を設けることで、 $SiO_2$ からなる酸化膜106界面で発生する暗電流を抑制する。

【0051】また、蓄積部のn層と表面のp層との間に接合容量を形成することができ、ホトダイオードの飽和電荷量を増やすことができる。また、102は転送スイッチQ1のゲート電極、103は浮遊拡散領域FDとなるN型半導体領域、107はリセットスイッチQ2のゲート電極である。

【0052】図7において、PDはホトダイオード部、TXは転送スイッチのゲートの下部、FDは浮遊拡散領域、RSTはリセットスイッチ部のゲートの下部におけるポテンシャルプロファイルを模式的に示しており、図6に対応している。

【0053】以下、この固体撮像装置の動作について説明する。

【0054】図8に示すように、ホトダイオード及び浮遊拡散領域103のリセットを行った後に、図1と同じような読み出し回路により出力端子Voutからノイズ読み出しを行う。

【0055】次に、図8に示すように、転送スイッチQ1のゲート102にハイレベルの信号(転送信号 $\phi_{tx}$ )を印加して転送スイッチQ1をオンして、ホトダイオードで蓄積した光信号電荷を転送スイッチを介して、浮遊拡散領域103(FD)に読み出す。この時のポテンシャル図が図7のPP1である。

【0056】次に、図8に示すように、転送スイッチQ1のゲート102にローレベルの信号を印加して、転送スイッチQ1をオフし、読み出し信号をソースフォロワ回路に印加して、センサ信号読み出しを行う。なお、センサ信号は浮遊拡散領域FDの容量 $C_{fd}$ により信号電荷 $Q_{sd}$ を $Q_{sd} / C_{fd}$ に電圧変換して読み出される。この時のポテンシャル図が図7のPP2である。

【0057】次に、図8に示すように、リセットスイッチQ2にハイレベルの信号(リセット信号 $\phi_{rst}$ )を印加してリセットスイッチQ2をオンして浮遊拡散領域103をリセットし、更に転送スイッチQ1をオンして、ホトダイオードのリセットも行う。この時のポテンシャル図が図7のPP3である。ホトダイオードPDのポテンシャルエネルギーより拡散領域FDのポテンシャルエネルギーが低いので残留電荷は全て除かれる。

【0058】次に、転送スイッチQ1をオフした後に、リセットスイッチQ2もオフして、リセットが終了する。リセット終了後のポテンシャル図が図7のPP4である。

【0059】以上の通り、浮遊拡散領域を空乏化電圧以上の逆バイアスが印加できる電圧に固定した状態にし、転送スイッチを開く動作を行うことで、オーバーフロードレイン素子やホトダイオードのリセット素子を別途設けることなく、ホトダイオードを空乏化させるリセット

動作を蓄積前に行うことと、ホトダイオードの製造バラツキの許容範囲を広げ、歩留まりの向上を果たすことができる。

【実施形態3】図9は、本実施例による固体撮像装置の一画素部分の等価回路図である。図9中のホトダイオードPDは、前述したような埋め込み型のホトダイオードであり、Q1はホトダイオードから浮遊拡散領域FDへ光電荷を転送する転送スイッチとなるMOSトランジスタ、Q2は浮遊拡散領域FDをリセットするためのリセットスイッチであるMOSトランジスタ、Q3は浮遊拡散領域FDの電圧を出力するためのソースフォロワの入力MOSトランジスタであり、Q4は画素を選択するための選択スイッチであるMOSトランジスタである。ソースフォロワの入力MOSトランジスタQ3は増幅部となり、浮遊拡散領域FDはこの増幅部の入力端子となっている。

【0060】図10は図9に示した画素PXを $2 \times 2$ 個行列に配した固体撮像装置の回路図である。

【0061】一行目の画素PX1、PX2においては、選択信号線506が共通化されてパルス信号 $\phi_{r1}$ が入力されるようになっている。同様に2行目の画素PX3、PX4においても、選択信号線506が共通化され制御回路SCCよりパルス信号 $\phi_{r2}$ が入力されるようになっている。

【0062】一列目の画素PX1、PX3においては信号出力線504が共通化されて、負荷アレイ511及びメモリ512に接続されている。同様に2列目の画素PX2、PX4においても信号出力線504が共通化されて、負荷アレイ511及びメモリ512に接続されている。メモリ512はノイズ成分蓄積用の容量と信号成分蓄積用の容量とを有しており、サンプリングパルスの入力によりそれらの容量へ出力信号を蓄積する。

【0063】リセット線502、転送制御線506には、全画素同時に、或いは一行毎に順次、対応するトランジスタをオンする為のパルス信号が入力できるよう、各パルス信号を発生する制御回路SCCに接続されている。

【0064】又、メモリ512に読み出された信号はシフトレジスタのような走査回路513により走査されて出力端子SGより出力される。

【0065】ある1つの画素の読み出しの際に用いられる駆動パルスを図11の駆動タイミング図に示す。

【0066】蓄積動作を開始する前に、リセットスイッチQ2をONした状態で、T1に示すように転送制御線506にパルス $\phi_{tx}$ を入力して転送スイッチQ1をONし、ホトダイオード内をリセットして、空乏化させる。

【0067】例えば、電源ライン501の電圧 $V_{dd}$ を5Vとし、リセットスイッチQ2をONした状態では、浮遊拡散領域の電圧が、約3.5Vとなるようにする。この時のホトダイオードの空乏化電圧 $V_{dd}$ は約2.

11

5 Voltであるため、ホトダイオードのリセット動作により、ホトダイオード内が空乏化する。ホトダイオードの空乏化は残像実験により確認できる。

【0068】その後、1/30秒間の蓄積を行う。本実施例においては、蓄積期間中の主要期間は、リセットスイッチQ2はON状態を保持する。その後読み出しを行うため、T3のように、リセットスイッチQ2をOFFし、拡散領域FDをフローティング状態とする。ついでT4のように読み出しのための選択スイッチQ4をONする。入力MOSトランジスタQ3と信号出力線504に接続した負荷511からなるソースフォロワにより、浮遊拡散領域の電圧に応じた電圧が信号出力線504に出力される。この出力をメモリ512にサンプリングする。

【0069】この例では読み出し期間T<sub>1</sub>において、転送スイッチQ1をオフにした状態で、リセットスイッチQ2をオンからオフに変えてから、選択スイッチQ4をオンすることにより、画素のノイズ成分を読み出すことができる。そのため、サンプリングパルスT5によって、メモリ512のノイズ蓄積容量にノイズ成分を蓄積する。

【0070】そして、読み出し期間T<sub>1</sub>に転送スイッチQ1をパルスT6によりオンした後、サンプリングパルスT7を入力することで、メモリ512の信号蓄積容量に信号成分を蓄積する。\*

12

\*【0071】こうして、得られたノイズ成分と信号成分は差動増幅器のような減算器によって、それらの差分出力を得れば、ノイズが低減された出力信号を得ることができる。

【0072】信号成分のサンプリング時には、拡散領域FDは浮遊状態であるため、拡散領域FDの電圧V<sub>FD</sub>は、 $V_{FD} = V_{res} - Q/C_{FD}$ （ここでQは転送された電荷量を示す）、即ち、リセット電圧V<sub>res</sub>からQ/C<sub>FD</sub>だけ下がった電圧になる。この電圧に応じた信号が信号出力線504に出力されるので、この信号をサンプリングする。

【0073】次に蓄積に入る前に、リセットスイッチQ2をONし、転送スイッチQ1を開いて、ホトダイオードの中を空乏化させる。

【0074】本実施例において、上述した動作を行い得られた信号から光電変換特性を評価したところ良好な線型性を確認した。また、出力が飽和状態になった時には、浮遊拡散領域の電圧は1.5 Voltまで低下した。

【0075】比較例として、転送スイッチQ1へのパルス $\phi_{tx}$ を常にローレベルとして残像特性を評価したところ、20~30%の残像が確認された。

【0076】結果を以下の表にまとめる。

【0077】

【表1】

	明		暗	
	1回目の出力	2回目の出力	3回目の出力	
比較例	2.0V	0.45V	0.2mV以下	
本実施例	2.0V	0.2mV以下	0.2mV以下	

（実施形態4）次に、図10に示したような固体撮像装置の読み出し動作タイミングの他の例について述べる。リセット動作は前述したとおりである。

【0078】図10は2×2画素の行列を示しているが、図12は3行以上の行列のうち任意の3行についての動作タイミングを示している。

【0079】期間7a, 7b, 7cはそれぞれ図11における読み出し期間T<sub>1</sub>に相当する。一方、期間7A, 7B, 7Cはそれぞれメモリ512に蓄積された各行の信号を走査回路513によって順次時列的に端子SGより出力する水平走査期間を示す。詳しくは、読み出し期間7aにおいて、第n-1行の画素から読み出しを行い、1行分のラインメモリ512にノイズ成分と光信号成分とを書き込む。次に水平走査期間7Aにラインメモリ512に書き込まれた信号を順次時系列的に読み出す。少なくとも、この水平走査期間7Aの間、全てのホトダイオードは蓄積を行っている。ついで、読み出し期間7bに、第n行の画素から読み出しを行い、水平走査期間7Bにラインメモリ512から信号を読み出した。

以上のような、読み出し動作とラインメモリからの読み出し動作を行単位で行うローリングシャッタモードで各行の画素からの信号を読み出した。この結果、残像のない、良好な動画画像が得られる。

（実施形態5）図13は本発明による固体撮像装置1を用いた画像入力装置を示す模式図である。レンズのような光学系3にメカニカルシャッタ2を設け、固体撮像装置1の露光時間（蓄積時間）をこのシャッタ2により制御するものである。リセット動作は前述したとおりである。

【0080】この画像入力装置の動作は以下のとおりである。

【0081】シャッタ開放期間中の初期において、リセット期間8sでホトダイオードのリセット動作を行い、その以前に蓄積されていた信号をすべて、除去する。その後蓄積を開始し、一定時間経過後にシャッタを閉じる。読み出し期間8aにおいてn-1行目の画素の信号をラインメモリ等に読み出し、水平走査期間8Aにおいて、前記ラインメモリ512に保持されている信号を走

査回路513を用い順次読み出す。次に読み出し期間8bにn行目の画素の信号をラインメモリ512に読み出し、水平走査期間8Bに前記ラインメモリに保持されている信号を走査回路513を用い順次読み出した。以降、各行の画素から同様な動作で信号を読み出した。この方法は全ての画素の蓄積時間が同刻同時間である為、静止画撮像に好適である。

(実施形態6) 図15は、行列に配された画素を有するセンサ部と、センサ部からの信号をA/Dコンバータに送るバスラインと、A/D変換された全画素からの信号を保持するメモリ部とを有する固体撮像装置を示す。

【0082】図16は図15に示した固体撮像装置の動作タイミングを示している。リセット動作は前述したとおりである。

【0083】リセット期間9Sにおいて、全ての画素のリセットを行う。

【0084】所定の蓄積時間が経過した後、メカニカルシャッタ2を閉じて光情報の蓄積を終了する。

【0085】読み出し期間9aにおいて、n-1行目の画素からの信号をバスラインを介してA/Dコンバータに入力し、アナログ信号をデジタル信号に変換した後、デジタル信号をメモリ部の所定のアドレスに書き込む。

【0086】次に読み出し期間9bにおいて、n行目の画素から信号を読み出し、A/D変換して、メモリ部の別のアドレスにn行目の画素信号を書き込む。

【0087】そして、読み出し期間9cにおいて、n-1行目の画素信号を読み出し、メモリ部の更に別のアドレスに書き込む。

【0088】こうしてホトダイオードの一括リセットを行った後に蓄積を行い、各行の信号の読み出し、各行の画素からの信号をバスラインを通してA/Dコンバータに入力し、このA/Dコンバータを介してデジタル化した画像信号を各画素毎に用意されたメモリセルへ書き込むことにより、動画、静止画の両方の撮像に良好に対応できる。特に、動画においては、蓄積期間中に画像処理ICにより、前フレームの画像の処理を行うことが可能となる。

(実施形態7) 図17は本発明による固体撮像の別の例を示している。

【0089】センサ部は4つのブロックに分割されており、各ブロックにはそれぞれ個別に動作し得る水平及び垂直走査選択回路が設けられている。

【0090】各走査選択回路は走査制御ICによりそれぞれ独立したタイミングで行及び列を選択できるようになっている。

【0091】読み出された画素信号はA/D変換されてメモリ部に書き込まれる。

【0092】本例では、前フレームの画像信号を基に、次のフレームの蓄積時間を行毎に決定することができる。

【0093】例えば、図18のように第1フレームでは、リセット期間10Sにおいてホトダイオードのリセットを行い、蓄積を開始する。その後は、読み出し期間10a～10cにおいて順次行毎に信号を読み出しメモリ部に書き込む。

【0094】メモリ部に蓄積された画像信号のうち、飽和信号とみなせる信号が存在する場合には、次のフレームにおいてリセット期間の発生タイミングを変えることにより蓄積時間を変えることができる。

【0095】例えば、n行目とn+1行目の画素に強い光が入射し、n行目の画素と、n+1行目の画素からの信号が飽和している場合には、図19に示すように走査制御ICの判定結果に基づき、n行目とn+1行目のリセット期間9S<sub>n</sub>、9S<sub>n+1</sub>を遅らせて、蓄積時間をn-1行目よりも短くする。

【0096】本実施例においては、走査制御ICにより、蓄積時間を制御することで、図20のC1に示すような、光量-センサ出力の関係を得られる。具体的には、本発明のホトダイオードのリセット動作をn-1行目のリセット動作よりも遅らせ、n行目とn+1行目の蓄積時間をn-1行目の半分程度とする。この結果、全行のリセット期間が同時に発生する場合、図20のC2のように本来飽和出力が出るべきところが、蓄積時間を短くしたため、倍以上の光量が入射した場合でも、図20のC1のような階調をもった出力を得ることができる。

(実施形態8) 本発明の固体撮像装置においては、転送ゲートに印加される電圧を所定の値に定めることにより、蓄積時間中、ホトダイオードに蓄積された電荷の一部をリセット電位に保持された拡散領域FDに流し出すことにより、ブルーミングを防止するものである。

【0097】例えば、これは図2の $\phi_{T_x}$ におけるローレベルのパルス電圧をp型ウエル1201の電圧より若干高くすることにより、転送ゲート部TXのポテンシャル障壁を若干下げて余剰電荷を拡散領域FDに流し出す。

【0098】より具体的には図2や図11における転送スイッチのMOSトランジスタQ1のLOWレベルは、グランドレベルであったのに対し、本実施例においては、LOWレベルをグランドレベルから0.3V<sub>dd</sub>高める。この結果、ホトダイオードおよび転送スイッチのポテンシャル図は図22のS1のようになる。なお、図22のS2は、LOWレベルをGNDレベル(0V<sub>dd</sub>)としたときのポテンシャル図である。

【0099】本実施例のように、転送スイッチのMOSトランジスタQ1のLOWレベルを高くすることで、最もポテンシャルの低い部分が転送スイッチのチャネル部TXになり、転送スイッチが横形オーバーフロードラインとして機能する。すなわち、蓄積期間中に拡散領域を固定電圧に設定し、転送スイッチのゲート電圧を制御し、転送スイッチを半開きにすることで、転送スイッチ

を横形オーバーフロードレインとして機能させる。この結果、クロストークが制御される。

【0100】以上説明したように、本発明の各実施例によれば、次の蓄積に入る前に、浮遊拡散領域を空乏化電圧以上の逆バイアスが印加できる電圧に固定した状態にし、転送スイッチを開く動作を全画素一括で行えば、電子スチルカメラにおける電子シャッタとして機能させることも可能である。

(1) 製造ばらつきにより、ホトダイオードの取り扱い電荷のばらつきに起因する、転送残りを除去することができる。

(2) 電源電圧を上げず、画素サイズを大きくすることなく、残像のない固体撮像装置を提供できる。

【0101】なお、ホトダイオードのリセット動作としては、特公平7-105915号公報に開示されている、別途設けられたホトダイオードのスイッチ素子を用い、リセットを行う技術があるが、この場合には画素サイズの縮小化が困難であった。

【0102】また、上記公報に開示された技術の場合のホトダイオードはウエル中に設けられ、そのウエルとは反対導電型の高濃度不純物領域からなる、単純なPN接合からなるものであり、リセット動作を行ったとしても、ホトダイオードの接合容量で決定される大きなりセットノイズが残る。これに対し、本実施形態は、埋め込みホトダイオードを空乏化させるリセットであるため、リセットノイズは、殆ど無視できるほどに小さい。

【0103】また、CCDにおいて、縦形のオーバーフロードレインによるオーバーフロードレイン機能と画素の一括リセット機能を有するものがある。この場合、本実施形態と同様に埋め込みホトダイオードを空乏化させるリセットを行うが、縦形のオーバーフロードレインの素子構造はMOSトランジスタなどの表面デバイスのそれとは全くことなり、深さ方向に延びる素子であるため、画素の面積を占有することはないものの、深さ方向の不純物のプロファイル制御が困難である。また、画素のリセットも全面一括でしか行えない。

【0104】本発明においては、蓄積期間中に浮遊拡散領域を固定電圧に設定し、転送スイッチのゲート電圧を制御し、転送スイッチを半開きにすることで、転送スイッチを横形オーバーフロードレインとして機能させることも可能であり、製造が困難である縦形オーバーフロードレインや画素サイズの縮小化を妨げる横形オーバーフロードレイン素子を設ける必要がなく、画素サイズの縮小化ができる。

【0105】各行毎に浮遊拡散領域に信号を読み出した後、転送スイッチを用いてホトダイオードのリセット動作を行えば、いわゆるローリングシャッタ動作ができる。

【0106】また、転送スイッチの制御電極の走査部にデコーダを用いることで、任意の画素のホトダイオード

のリセットを行うことも可能である。

【0107】これに対し、浮遊拡散領域を空乏化電圧以上の逆バイアスが印加できる電圧に固定した状態にし、転送スイッチを開く動作を全画素一括で行えば、電子スチルカメラにおける電子シャッタとして機能させることも可能である。

【0108】以上の通り、本発明によれば、浮遊拡散領域を空乏化電圧以上の逆バイアスが印加できる電圧に固定した状態にし、転送スイッチを開く動作を行うことができるので、光電変換部を空乏化させるリセット動作を蓄積前に行い、固体撮像装置の製造パラツキの許容範囲を広げ、歩留まりの向上を果たすことができる。

【0109】本発明を用いれば、読み出し時に電荷をすべて転送できない条件でもリセット時に残留信号電荷を排出できるようになる。

【図面の簡単な説明】

【図1】本発明の好適な実施形態による固体撮像装置の回路図である。

20 【図2】本発明の好適な実施形態による固体撮像装置の動作を説明するための駆動タイミングチャートである。

【図3】本発明の好適な実施形態による固体撮像装置の主要部分の模式的断面図である。

【図4】本発明の好適な実施形態による固体撮像装置の主要部分のボテンシャルプロファイルの変化の様子を示す模式図である。

【図5】光電変換部の空乏化に必要なリセット電圧を説明するための、浮遊拡散領域の電圧の飽和電荷量依存性を示すグラフである。

30 【図6】本発明の好適な別の実施形態による固体撮像装置の主要部分の模式的断面図である。

【図7】本発明の好適な別の実施形態による固体撮像装置の主要部分のボテンシャルプロファイルの変化の様子を示す模式図である。

【図8】本発明の好適な別の実施形態による固体撮像装置の動作を説明するための駆動タイミングチャートである。

【図9】本発明の好適な別の実施形態による固体撮像装置の一画素の回路図である。

40 【図10】本発明の好適な別の実施形態による固体撮像装置の回路図である。

【図11】本発明の好適な別の実施形態による固体撮像装置の動作を説明するための駆動タイミングチャートである。

【図12】本発明に用いられる固体撮像装置の動作タイミングの別の例を説明するための駆動タイミングチャートである。

【図13】本発明の画像入力装置の模式図である。

【図14】本発明に用いられる画像入力装置の動作タイミングの例を説明するための駆動タイミングチャートである。

17

【図15】本発明の好適な別の実施形態による固体撮像装置の回路図である。

【図16】本発明に用いられる画像入力装置の動作タイミングの別の例を説明するための駆動タイミングチャートである。

【図17】本発明の好適な別の実施形態による固体撮像装置の回路図である。

【図18】本発明に用いられる画像入力装置の動作タイミングの別の例を説明するための駆動タイミングチャートである。

【図19】本発明に用いられる画像入力装置の動作タイミングの別の例を説明するための駆動タイミングチャートである。

【図20】蓄積時間制御を利用したときと利用しないときの各出力の入射光量依存性を示すグラフである。

【図21】本発明の好適な別の実施形態による固体撮像装置の主要部の断面図である。

【図22】本発明の好適な別の実施形態による固体撮像装置の主要部分のボテンシャルプロファイルの変化の様子

18

\*子を示す模式図である。

【図23】空乏化転送を説明するための固体撮像装置の断面図である。

【図24】読み出し時の空乏化転送に必要な電圧の飽和電荷量依存性を示すグラフである。

【符号の説明】

PD 光電変換部

Q1 転送スイッチ

Q2 リセットスイッチ

10 Q3 増幅部

Q4 選択スイッチ

10.1 P型ウエル (PWL)

10.2 転送スイッチのゲート電極

10.3 浮遊拡散領域

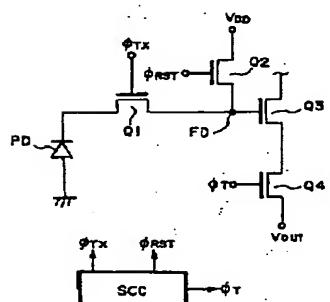
10.4 表面のp領域

10.5 N型領域

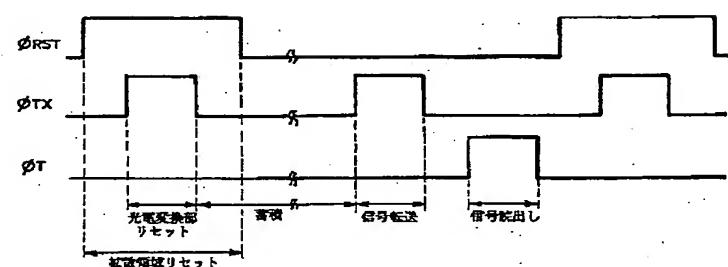
10.6 酸化膜

10.7 リセットスイッチのゲート電極

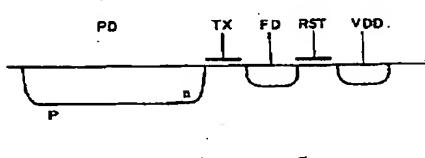
【図1】



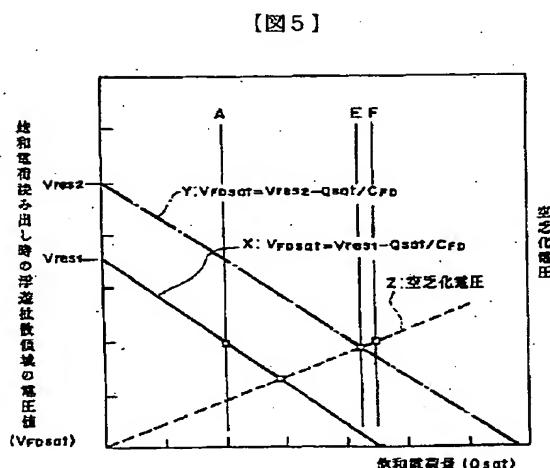
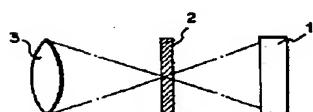
【図2】



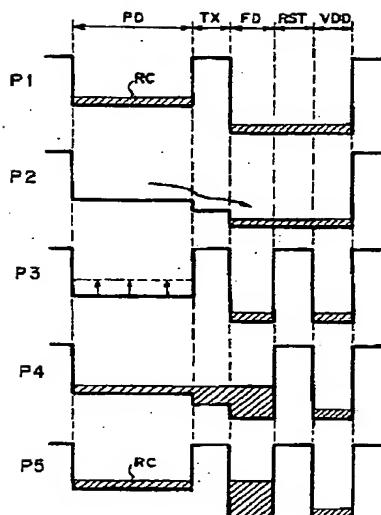
【図3】



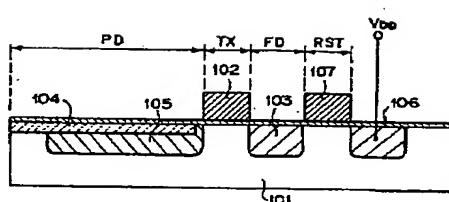
【図13】



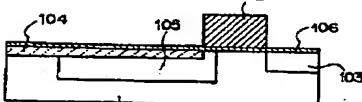
【図4】



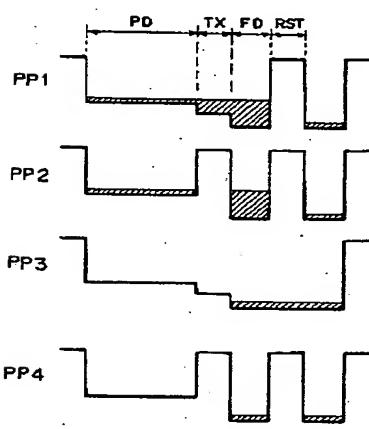
【図6】



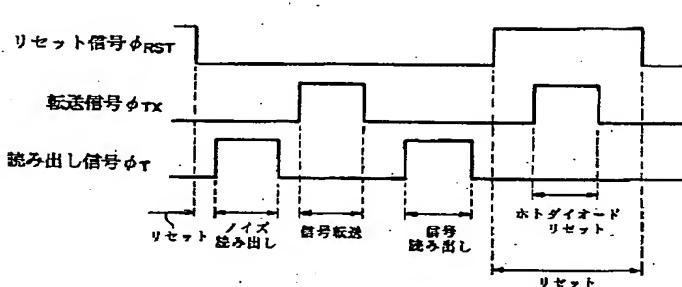
【図21】



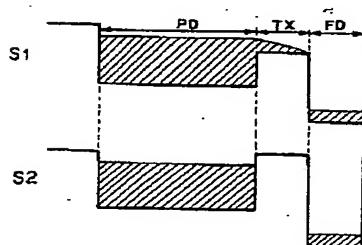
【図7】



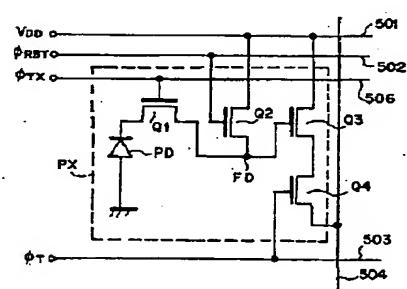
【図8】



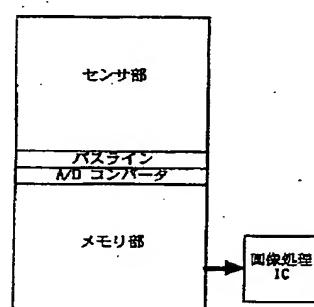
【図22】



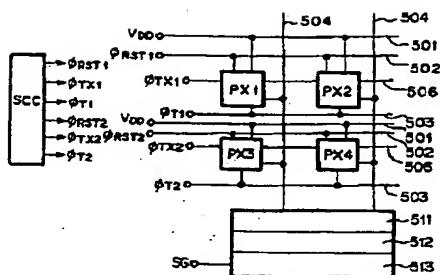
【図9】



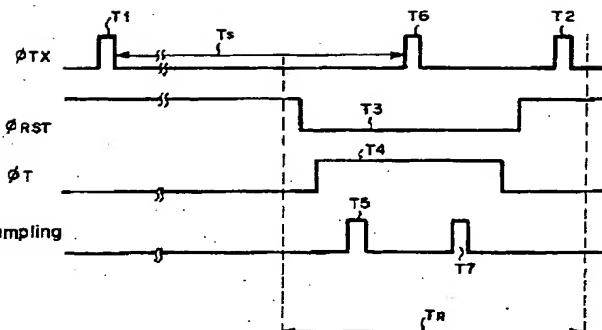
【図15】



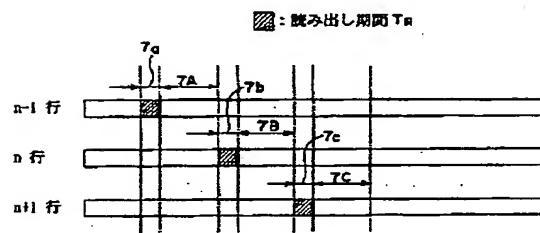
【図10】



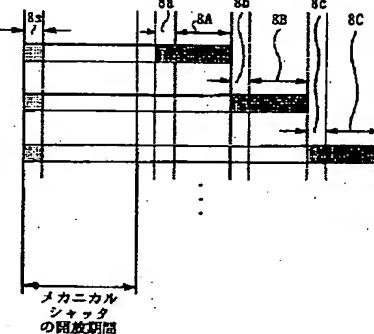
【図11】



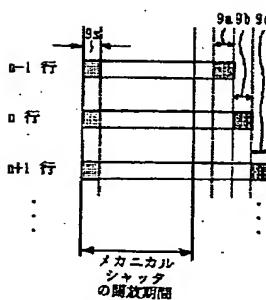
【図12】



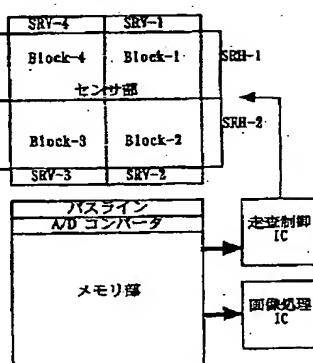
【図14】



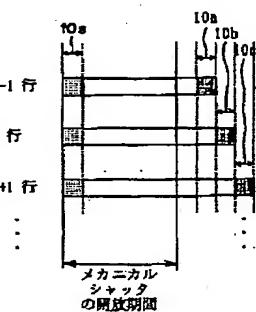
【図16】



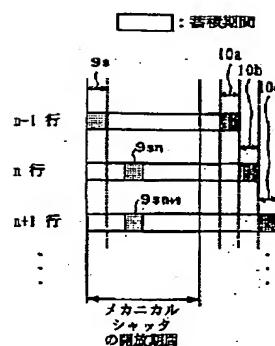
【図17】



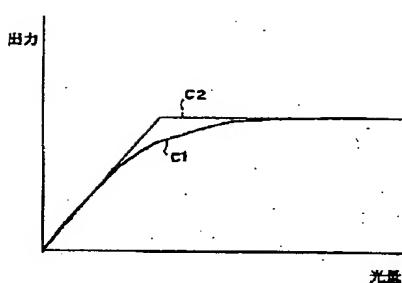
【図18】



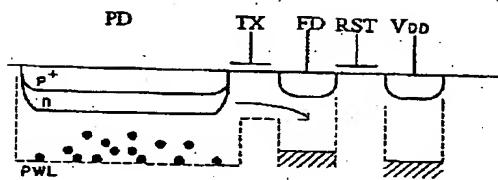
【図19】



【図20】



【図23】



【図24】

